

پیشنها دیک جبران کننده مبتنی بر مدل برای فرآیندهای حاوی تاخیر انتقالی با ورودی محدود

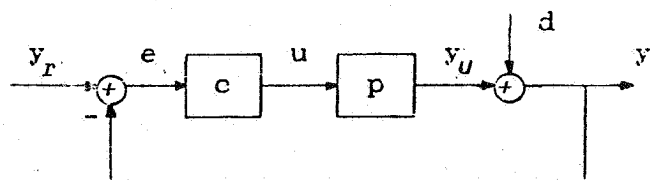
محمدشاهرخی* - فرشته نعیم**

چکیده

نحوه بدست آوردن یک کنترل کننده بر اساس روش کنترل مدل داخلی توسط گارسیا و موراری ارائه شده است. وقتی ورودی سیستم محدود باشد، کنترل کننده مزبور، بعلت فقدان سیگنال پس خور از حالت اشباع، کند است. در این موارد می توان از یک کنترل کننده^۶ پس خور معادل کنترل مدل داخلی پیشنهادی افرا د فوق استفاده نمود، لیکن اگر فرآیند حاوی تاخیر انتقالی باشد، ممکن است موجب ناپایداری مدار کنترل گردد. در این مقاله یک کنترل کننده پس خور برای سیستمهای تک ورودی - تک خروجی دارای تاخیر انتقالی پیشنهاد شده است که در صورت عدم محدودیت ورودی سیستم، معادل کنترل مدل داخلی می باشد ولی در صورت محدودیت ورودی عملکرد بهتری نسبت به آن دارد. علت این امر حفظ مقیدار پیش بینی شده خروجی سیستم در حالت اخیر بوده شبیه سازی آنرا تأیید می کند.

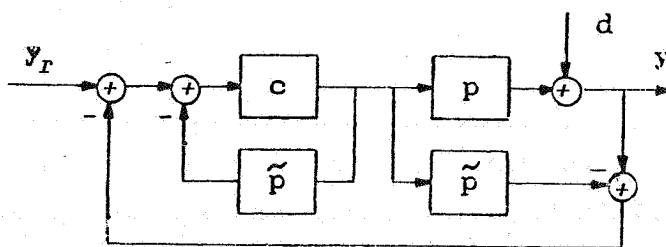
مقدمه

پایداری از مسائل مهم در طراحی مدارهای کنترل با سیگنال پس خورامی باشد. گامسیا^۲ و موراری^۳ با پیشنهاد روش کنترل مبتنی بر مدل داخلی^۴ طراحی مدار پس خور را آسان ساختند [۱]. برای روشن شدن روش آنها، یک مدار کنترل کلاسیک به صورت داده شده در شکل ۱ را در نظر می گیریم.



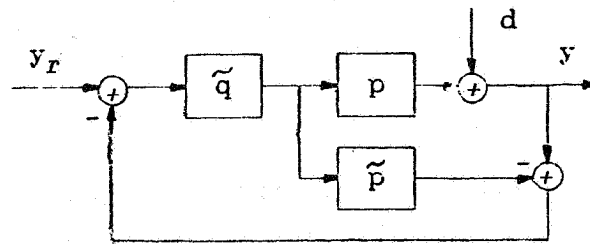
شکل ۱- دیاگرام مدار پس خور کلاسیک

در این شکل y_r, e, u, d, y به ترتیب ورودی مبنا، سیگنال خطا، ورودی سیستم، اغتشاش و خروجی سیستم بوده، c و p (پایدار) توابع تبدیل کنترل کننده و فرآیند می باشند. اگر توابع تبدیل مدل فرآیند را با \tilde{p} نمایش دهیم، شکل ۱ را می توان به صورت زیر تغییر داد.



شکل ۲- دیاگرام معادل با شکل ۱

شکل ۲ را می توان با استفاده از قوانین دیاگرام جعبه ای بفرم شکل ۳ ساده کرد...



شکل ۳- دیاگرام IMC

که در آن تابع تبدیل کنترل کننده، \tilde{q} ، از رابطه زیر محاسبه می شود:

$$\tilde{q} = \frac{c}{1 + \tilde{p}c} \quad (1)$$

با توجه به شکل ۳:

$$y = \frac{p\tilde{q}}{1 + \tilde{q}(p - \tilde{p})} y_r + \frac{1 - \tilde{p}\tilde{q}}{1 + \tilde{q}(p - \tilde{p})} d \quad (2)$$

اگر خطای مدل سازی وجود نداشته، $p = \tilde{p}$ فرض شود، معادله (۲) بصورت زیر ساده می شود:

$$y = p\tilde{q}y_r + (1 - \tilde{p}\tilde{q})d \quad (3)$$

بدین ترتیب ، جهت از بین رفتن اثراغتشاش و دنبال شدن ورودی مبنا در خروجی سیستم ، لازم است :

$$\tilde{p}\tilde{q} = 1 \quad (۴)$$

یعنی تابع تبدیل کنترل کننده عکس تابع تبدیل مدل فرآیند انتخاب گردد ، ولی تحقق این شرط ایده آل در عمل ممکن نمی باشد . هنگامی که $p = \tilde{p}$ باشد ، بسادگی می توان نوشت :

$$e = (1 - \tilde{p}\tilde{q})(y_f - d) \quad (۵)$$

اگر بطور کلی ورودی $(y_f یا d)$ را با v نشان دهیم ، در آن صورت هدف حداقل نمودن انرژی (انتگرال مربع) خطا ، بیان ریاضی زیر را خواهد یافت :

$$\min_{\tilde{q}} \| e \|_2 = \min_{\tilde{q}} \| (1 - \tilde{p}\tilde{q})v \|_2 \quad (۶)$$

که در آن

$$\| e \|_2 \triangleq \int_0^{\infty} e^2(t) dt$$

موراری وزا فیریونشان داده اند که \tilde{q} مطلوب که تابع هدف (۶) را کمینه می سازد از طریق مراحل زیر قابل محاسبه است [۲] :

۱- مدل فرآیند را بصورت حاصل ضرب دو قسمت حداقل فاز (\tilde{p}_M) و همه گذر

(\tilde{p}_A) تجزیه می نمایم به نحوی که \tilde{p}_A تمامی صفرهای نیم صفحه راست و تاخیر انتقالی^۱ را شامل باشد:

$$\tilde{p} = \tilde{p}_A \tilde{p}_M \quad (7)$$

فرم کلی \tilde{p}_A به صورت:

$$\tilde{p}_A(s) = e^{-s\sigma} \prod_i \frac{-s + \xi_i}{s + \frac{H}{\xi_i}} \quad \text{Re}[\xi_i] > 0 \text{ و } \sigma > 0 \quad (8)$$

و در نتیجه

$$|\tilde{p}_A(j\omega)| = 1 \quad \forall \omega$$

می باشد (H به معنای مزدوج مختلط است).

۲- همین تجزیه را در مورد v هم تکرار می نمایم:

$$v = v_A v_M \quad (9)$$

۳- کنترل کننده مطلوب از رابطه زیر بدست می آید:

$$\tilde{q} = (\tilde{p}_M v_M)^{-1} \{ \tilde{p}_A v_M \}^* \quad (10)$$

که در آن علامت* شامل قطبهای \tilde{p}_A پس،

1. Delay

از تجزیه عبارت داخل علامت به کسرهای جزئی، می‌باشد. رابطه (۱۰) معمولاً "منجر به کنترل کننده سره نمی‌گردد و لذا آنرا با ضرب در فیلتر f ، با فرم زیر، سره می‌نمایند:

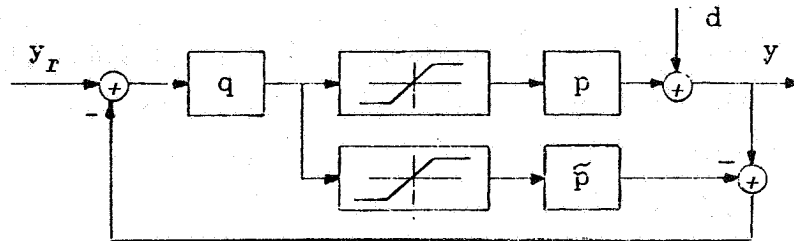
$$f = \frac{1}{(\lambda s + 1)^n} \quad (11)$$

$$q = \tilde{q} f \quad (12)$$

از فیلتر فوق جهت شکل دادن به پاسخ نیز استفاده می‌شود، بدین معنی که اگر λ بزرگ باشد، پاسخ کند و اگر به سمت صفر میل کند پاسخ ایده آل بدست می‌آید. اکنون با جایگزینی q بجای \tilde{q} در معادله (۱) و حل آن بر حسب c ، تابع تبدیل کنترل کننده پس‌خور معادل IMC را محاسبه می‌کنیم:

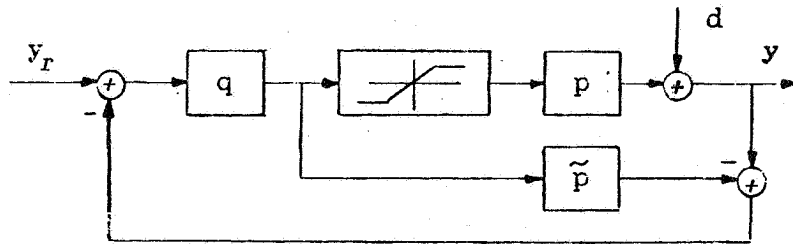
$$c = \frac{q}{1 - \tilde{p} q} \quad (13)$$

اگر ورودی سیستم محدود نباشد، کنترل کننده‌های (۱۲)، در قالب IMC ، و (۱۳)، در قالب مدار پس‌خور، معادلند. اما هنگامیکه ورودی محدود است، با اعمال همزمان محدودیت به مدل و فرآیند (شکل ۴) و فرض عدم خطای مدلسازی، سیگنال پس‌خور منحصربه‌فرد شده و لذا کنترل کننده از اثر خود بر خروجی فرآیند کاملاً بی‌اطلاع است. بدین ترتیب کنترل کننده از مواقع اشباع ورودی و ضرورت تنظیم خویش آگاه نگشته، پاسخ می‌تواند ندهد. مزیت این طرح تضمین پایداری مدار در صورت عدم خطای مدلسازی می‌باشد [۲].

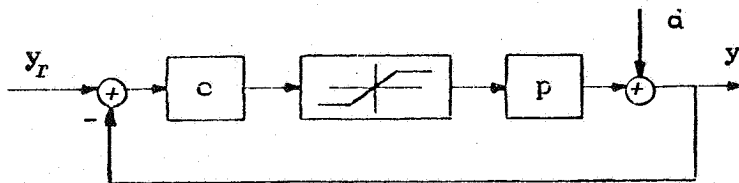


شکل ۴- دیاگرام با اعمال همزمان محدودیت به فرآیند و مدل آن

حال اگر محدودیت را فقط برای فرآیند منظور کنیم، شکل ۴ بصورت زیر و دیاگرام پس خور معادل IMC به شکل ۶ درخواهند آمد.



شکل ۵- دیاگرام با اعمال محدودیت به فرآیند تنها



شکل ۶- دیاگرام پس خور معادل IMC با اعمال محدودیت به فرآیند تنها

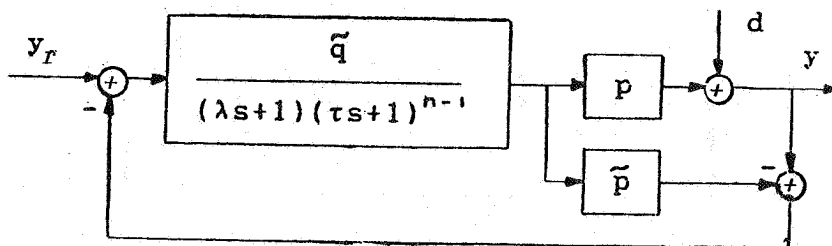
که در آن c همچنان از رابطه (۱۳) محاسبه می شود. اگرچه مدار کنترل فوق، بدلیل وجود سیگنال پس خور، از حالت اشباع متاثر شده، نسبت به IMC سریعتر است ولی می تواند نا پایدار گردد. البته با بهره وری از تکنیک های موسوم به آنتی واینده آپ^۱ می توان عملکرد مدار مزبور را بهبود بخشید.

پیشنهادهای دیگر مدار پس خور جدید

در این بخش یک مدار پس خور جدید که آنرا جبران کننده مبتنی بر مدل می نامیم، پیشنهاد می شود که در صورت محدودیت ورودی سیستم، از مدار پس خور شکل ۶ بهتر عمل می نماید. البته همانطور که قبلاً ذکر شد، جهت سره کردن کنترل کننده و شکل دادن به پاسخ، فیلتر f بطور سری به \tilde{q} وصل می شود. حال f را با فرم زیر در نظر می گیریم:

$$f = \frac{1}{(\lambda s + 1)(\tau s + 1)^{n-1}} \quad (14)$$

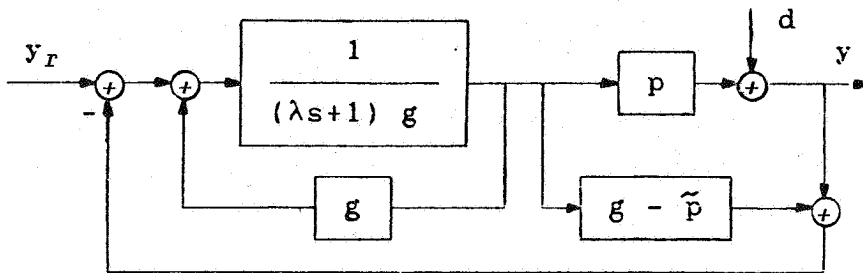
که در آن می توان از λ برای شکل دادن به پاسخ و از τ ($\tau \rightarrow 0$) برای سره کردن \tilde{q} استفاده نمود. بدین ترتیب شکل ۳ فرم زیر خواهد یافت:



شکل ۷- دیاگرام IMC با فیلتر

1. Anti-Windup 2. Model Based Compensator (MBC)

دیاگرام فوق را می توان بصورت شکل ۸ نیز نشان داد:

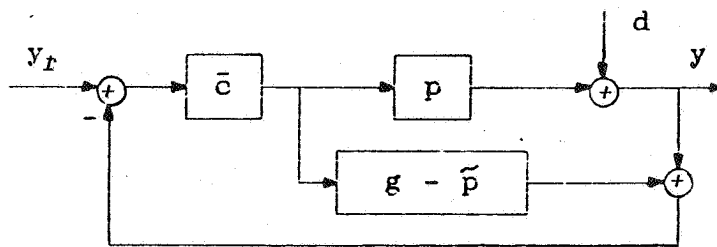


شکل ۸- دیاگرام معادل باشکل ۷

که در آن

$$g = \tilde{q}^{-l} (\tau s + 1)^{n-1} \quad (15)$$

بوده، بعد از ساده کردن بصورت زیر درمی آید:



شکل ۹- دیاگرام MBC

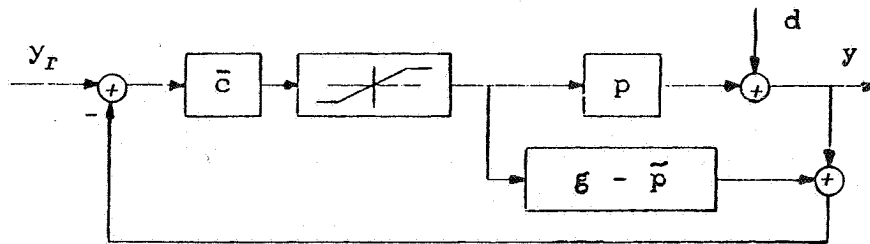
در این شکل:

$$\bar{c} = \frac{k\tilde{q}}{s(\tau s + 1)^{n-1}} = \frac{k}{sg}, \quad k \triangleq \frac{1}{\lambda} \quad (16)$$

چنانکه از معادله (۱۶) مشخص است کنترل کننده فوق عبارتست از یک انتگرال گیر که با $\frac{\tilde{q}}{(\tau s + 1)^{n-1}}$ سری شده است. اگر $\tau \rightarrow 0$ ، فیلتر (۱۴) یک فیلتر درجه اول شده، با تغییر λ می توان سرعت پاسخ را تعیین کرد. در کنترل کننده (۱۶) این عمل با تغییر بهره k صورت می گیرد. اگر فیلتر از درجه n مورد نظر باشد آنگاه در معادله (۱۶)، $\tau = \lambda$ انتخاب می گردد و داریم:

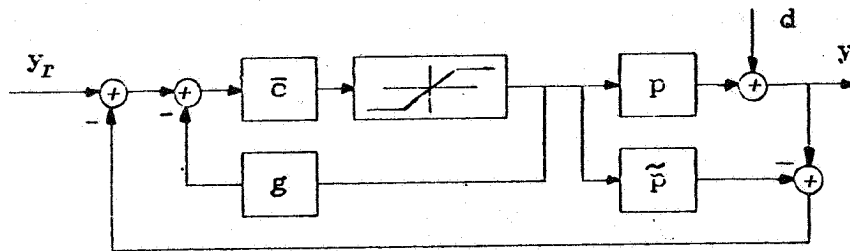
$$\bar{c} = \frac{k\tilde{q}}{s(\lambda s + 1)^{n-1}} \quad (17)$$

اگر ورودی سیستم محدود باشد و محدودیت مطابق شکل زیر اعمال گردد، مدار پس خور حاصله، از مدار پس خور شکل ۶ بهتر عمل خواهد کرد.



شکل ۱- دیاگرام MBC با اعمال محدودیت به فرا پند و جبران کننده

علت این بهبود را می توان با تغییر فرم شکل ۱۰ بصورت شکل زیر بهتر مشخص کرد.

شکل ۱۱- دیاگرام معادل با MBC دارای محدودیت

برای فرایند حاوی تاخیر انتقالی، بدلیل عدم وجود تاخیر در g ، حلقه داخلی مدار فوق سریع تراز حلقه شکل ۶ از حالت اشباع پس خور گرفته و لذا کنترل کننده سریع تر عمل خود را تصحیح می کند. این مطلب بصورت واضح تر در قسمت مقایسه کنترل کننده پیشنهادی با پیش بین اسمیت نشان داده خواهد شد. از این به بعد کنترل کننده فوق را با MBC مشخص خواهیم کرد.

مثال ۱- کامپو^۲ و موراری سیستم زیر را در شبیه سازی بکار برده اند [۴]:

$$p = \frac{e^{-10s}}{5s + 1} \quad (18)$$

اگر تابع تبدیل اغتشاش بصورت زیر باشد:

$$d = \frac{1}{s(10s + 1)} \quad (19)$$

جهت حداقل کردن انتگرال مربع خطا:

$$\tilde{q}_0 = (5s + 1)(6.3s + 1) \quad (20)$$

که پس از سره کردن

$$q = \tilde{q} f = \frac{(5s + 1)(6.3s + 1)}{(\lambda s + 1)^2} \quad (21)$$

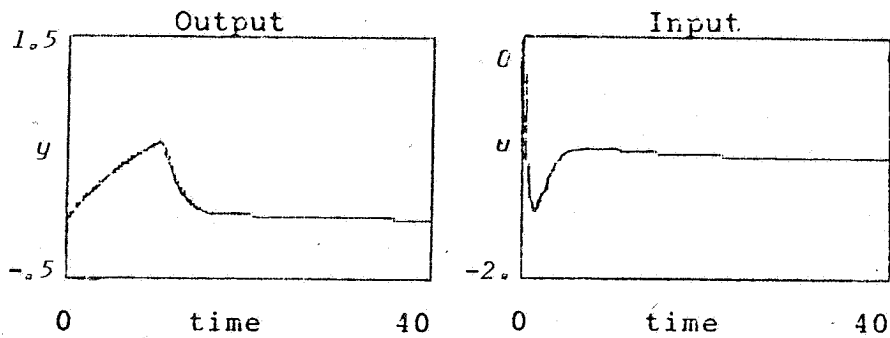
اگر $\lambda = 1$ ، کنترل کننده c طبق معادله (۱۳) برابر است با :

$$c = \frac{(5s + 1)(6.3s + 1)}{(s + 1)^2 - (6.3s + 1)e^{-10s}} \quad (22)$$

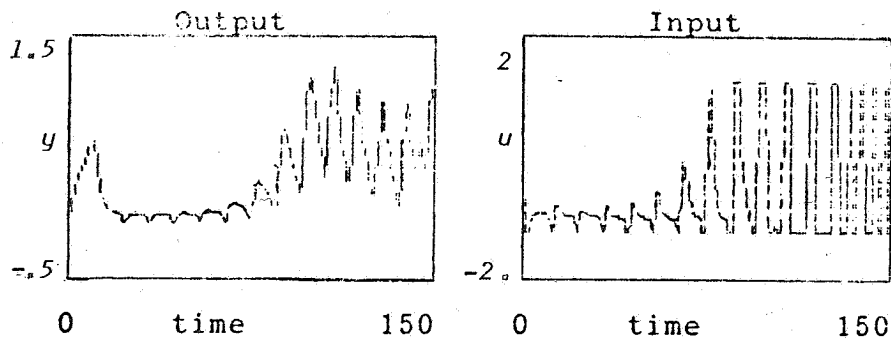
و کنترل کننده پیشنهادی طبق رابطه (۱۷) برابر است با :

$$\bar{c} = \frac{(5s + 1)(6.3s + 1)}{s(s + 1)} \quad (23)$$

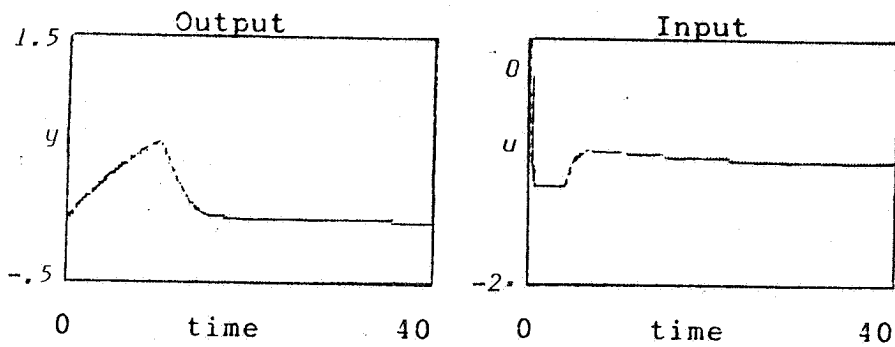
اگر ورودی سیستم محدود نباشد پاسخ IMC با کنترل کننده q ، کنترل کننده پس خور c و کنترل کننده \bar{c} یکی بوده و در شکل ۱۲ نشان داده شده است. وقتی ورودی محدود است ($|u| \leq 1.2$) پاسخ کنترل کننده های c و \bar{c} در شکل های ۱۳ و ۱۴ نشان داده شده است. چنانکه از شکل ها پیداست پاسخ با کنترل کننده c ناپایدار شده و حال آنکه پاسخ با کنترل کننده \bar{c} پایدار باقی مانده و تقریباً "معادل پاسخ سیستم بدون محدودیت است".



شکل ۱۲- پاسخ نسبت به تغییر d برای کنترل کننده‌های IMC ، مدارپس‌خور معادل IMC و MBC بدون محدودیت در ورودی (مثال ۱)



شکل ۱۳- پاسخ نسبت به تغییر d برای کنترل کننده پس‌خور معادل IMC با وجود محدودیت در ورودی بدون آنتی‌واپ (مثال ۱)



شکل ۱۴- پاسخ نسبت به تغییر d با کنترل کننده MBC با وجود محدودیت در ورودی بدون آنتی وایندهآپ (مثال ۱)

استفاده از آنتی وایندهآپ

برای بهبود کنترل کننده پس خور، کامپو موراری یک نوع آنتی وایندهآپ پیشنهاد کرده اند [۴]. در زیر بصورت بسیار خلاصه روش آنان ذکر می گردد که کلی بوده و سیستم های چند ورودی - چند خروجی را نیز شامل می شود. کنترل کننده $c(s)$ را بصورت مینیمال^۱ در فضای حالت^۱ نمایش می دهیم:

$$\dot{v} = Av + Be \tag{۲۴}$$

$$u = Cv + De \tag{۲۵}$$

1. Minimal

2. State- Space

که در آن v متغیر حالت کنترل کننده است. اگر معادله (۲۵) را در ماتریس H ضرب کرده و از معادله (۲۴) کم کنیم داریم:

$$\dot{v} = (A - HC)v + (B - HD)e + Hu \quad (26)$$

برای آنکه در حالت اشباع کنترل کننده از خطا متاثر نگردد ما تریس H را برابر BD^{-1} (با فرض وجود داشتن D^{-1}) می گیریم و در ضمن u را با ورودی واقعی فرایند یعنی \hat{u} جایگزین می کنیم، لذا:

$$\dot{v} = (A - BD^{-1}C)v + BD^{-1}\hat{u} \quad (27)$$

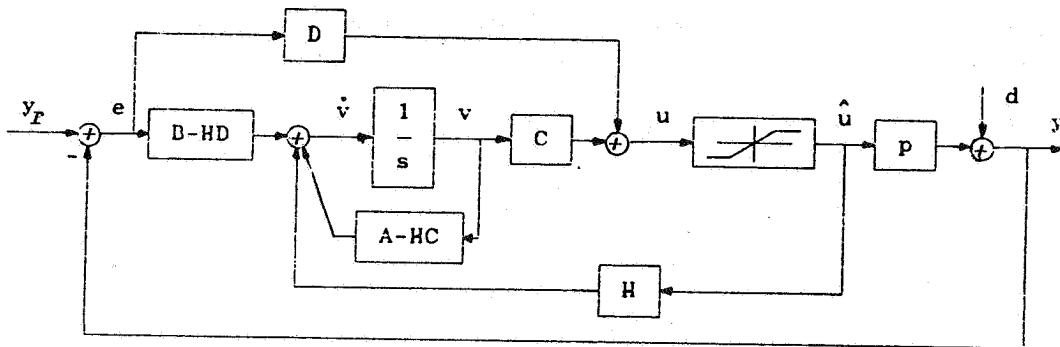
یک تعبیر دیگر از نحوه بدست آوردن رابطه (۲۷) بصورت زیر است. اگر در معادلات (۲۴) و (۲۵) خطای e با خطای فرضی e_1 جایگزین گردد بطوریکه باعث شود در صورت اشباع شدن ورودی، خروجی کنترل کننده برابر \hat{u} گردد، داریم:

$$\dot{v} = Av + Be_1 \quad (28)$$

$$\hat{u} = Cv + De_1 \quad (29)$$

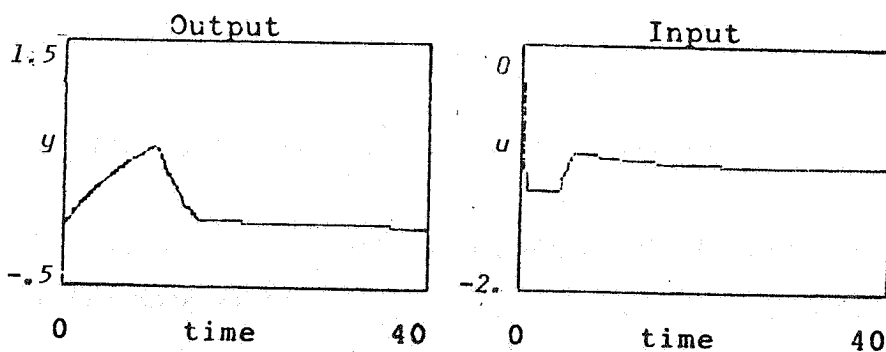
حال اگر از معادلات فوق e_1 حذف گردد همان رابطه (۲۷) نتیجه می شود.

دیاگرام جعبه ای مدار پس خور کنترل کننده C همراه با آنتی واینده پ (۲۷) بصورت زیر است:



شکل ۱۵- دیاگرام پس خورمعا دل با *IMC* همراه با آنتی واینده پ

پاسخ سیستم (۱۸) با استفاده از کنترل کننده *C* و آنتی واینده پ فوق در شکل ۱۶ نشان داده شده است. چنانکه ملاحظه می شود تفاوت چندانی بین این پاسخ و پاسخ با کنترل کننده \bar{c} نیست. یعنی کنترل کننده پیشنهادی تا حد زیادی از واینده پ جلوگیری کرده است. حال اگر برای کنترل کننده \bar{c} نیز آنتی واینده پ پیشنهاد شده استفاده شود دقیقاً " همان نتیجه ناشی از کنترل کننده *C* را داده و لذا از تکرار شکل مربوطه خودداری می شود.



شکل ۱۶- پاسخ نسبت به تغییر *d* با کنترل کننده پس خورمعا دل *IMC*، با وجود محدودیت در ورودی و آنتی واینده پ پیشنهادی کامپو موراری (مثال ۱)

را بطنه کنترل کننده پیشنها دی با پیش بین اسمیت

فرآیند پایدار فا قد صفر در طرف راست محور موهومی و مدل T_n را بصورت زیر در نظر میگیریم:

$$p = p^* e^{-\beta s} \quad (30)$$

$$\tilde{p} = \tilde{p}^* e^{-\tilde{\beta} s} \quad (31)$$

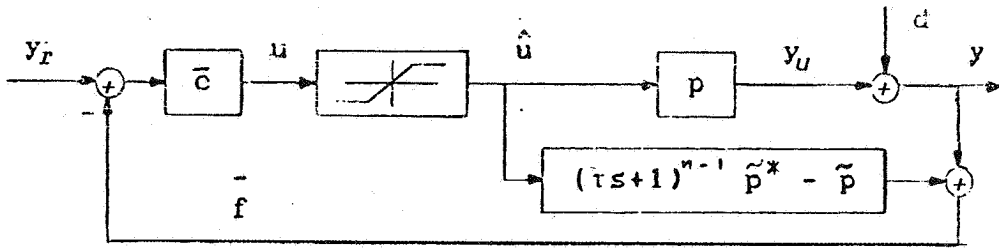
اگر ورودی تابع پله^۱ باشد کنترل کننده بهینه بر مبنای تابع هدف (۶):

$$\tilde{q} = \tilde{p}^* - 1 \quad (32)$$

بوده، کنترل کننده MBC از را بطنه زیر بدست می آید:

$$\bar{c} = \frac{K}{s(\tau s + 1)^{n-1} \tilde{p}^*} \quad (33)$$

یعنی یک انتگرال گیر که با عکس قسمت معکوس پذیر مدل فرآیند سوری شده است. ترم $(\tau s + 1)^{n-1}$ مانند قبل برای سره کردن کنترل کننده است. بدین ترتیب دیگرام جعبه ای سیستم کنترل با وجود محدودیت فرم داده شده در شکل ۱۷ را پیدا خواهد کرد:



شکل ۱۷- دیاگرام MBC برای یک فرآیند بامدل $\tilde{p} = \tilde{p}^* e^{-\beta s}$

اگر $\tau \rightarrow 0$ ، مدار فوق به یک پیش بین اسمیت که در آن بجای کنترل کننده استاندارد PID از \bar{c} ، با ساختار مورد بحث ، استفاده گردیده است ، تبدیل می شود [۳] . اگر سیگنال پس خور را با \bar{f} نشان دهیم برای حالتی که $p = \tilde{p}$ است :

$$\bar{f} = (\tau s + 1)^{n-1} p^* \hat{u} + d \quad (۳۴)$$

از طرفی:

$$y_u = p^* e^{-\beta s} \hat{u} \quad (۳۵)$$

از ترکیب معادلات (۳۴) و (۳۵) :

$$\bar{f} = (\tau s + 1)^{n-1} e^{\beta s} y_u + d \quad (۳۶)$$

برای $n = 1$

$$\bar{f}(t) = y_U (t + \beta) + d \quad (37)$$

اگر $d = 0$ باشد، $y = y_U$ و \bar{f} مقدار پیش بینی شده خروجی سیستم در β ثانیه بعد است. اگر $n \geq 2$ باشد این مقدار پیش بینی شده همراه با یک تقدم فاز است. اگر $d \neq 0$ باشد با تطبیق رابطه (۳۷)، \bar{f} برابر با مجموع d و مقدار پیش بینی شده y_U است، یعنی علیرغم وجود بلوک اشباع خاصیت پیش بینی خروجی سیستم (اگر $d = 0$ باشد) یا بخشی از خروجی سیستم (y_U) در سیگنال پس خور حفظ می شود و همین امر سبب بهبود پاسخ آن نسبت به کنترل کننده پس خور معادل IMC یعنی c می گردد.

حال کنترل کننده c را برای این مورد در نظر گرفته فرض می کنیم بلوک اشباع نباشد و پس خور مدار برگشت را با f_1 نشان می دهیم.

$$f_1 = y = \frac{e^{-\beta s}}{(\lambda s + 1)^n} y_r + \frac{(\lambda s + 1)^n - e^{-\beta s}}{(\lambda s + 1)^n} d \quad (38)$$

چنانچه ملاحظه می شود کنترل کننده c تا خیر از زمان معادله مشخصه حذف کرده که اولین خاصیت پیش بین اسمیت است [۵]، ولی پس خور f_1 خروجی سیستم است نه مقدار پیش بینی شده آن. اگر بلوک اشباع در مدار باشد دیگر حذف تا خیر از معادله مشخصه مکان پذیر نبوده و لذا سیستم می تواند ناپایدار شود. در مورد کنترل کننده پیشنهادی \bar{c} هم وقتی بلوک اشباع وجود دارد خاصیت حذف تا خیر از معادله مشخصه زدست می رود ولی چنانکه در بالا دیدیم خاصیت پیش بینی مقدار خروجی سیستم در مدار پس خور که دومین خاصیت پیش بین اسمیت است حفظ می گردد [۵].

اعمال این طریقه آنتی واینده آپ منوط به وجود D^{-1} است. اگر D^{-1} وجود نداشته باشد، پیشنهاده شده کنترل کننده را تغییر دهیم تا D^{-1} قابل حصول باشد [۴]. در مورد کنترل کننده پیشنهادی ما، ترم انتگرال گیر که عامل اصلی در واینده آپ است بطور مشخص ظاهر شده و با ترم $\frac{q}{(Ts+1)^{n-1}}$ سری شده است. اگر نخواهیم کنترل کننده را تغییر دهیم می توانیم عمل انتگرال گیری را در صورت اشباع شدن ورودی سیستم، متوقف کنیم. مثال زیر این مطلب را نشان می دهد.

مثال ۲- سیستم زیر را در نظر بگیرید این سیستم هم دارای تأخیر انتقالی وهم صفر در سمت راست محور موهومی می باشد.

$$p = \frac{(-.5s+1)^2}{(2s+1)^2} e^{-5s} \quad (39)$$

اگر ورودی مبنا تغییر پله ای واحد کند ($y_r=1$) کنترل کننده \tilde{q} بر مبنای تابع هدف (۶) برابر است با:

$$\tilde{q} = \frac{(2s+1)^2}{(.5s+1)^2} \quad (40)$$

ولذا برای فیلتر درجه اول داریم:

$$q = \frac{(2s+1)^2}{(\lambda s+1)(.5s+1)^2} \quad (41)$$

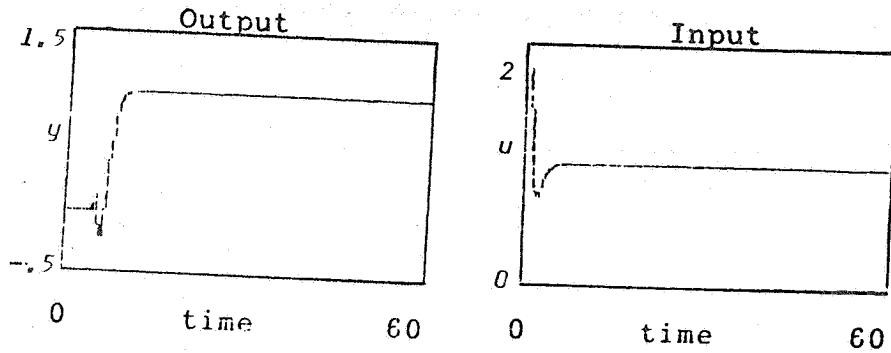
با استفاده از روابط (۱۳) و (۱۶) می توان معادلات مربوط به

کنترل کننده‌های c و \bar{c} را بصورت زیر بدست آورد:

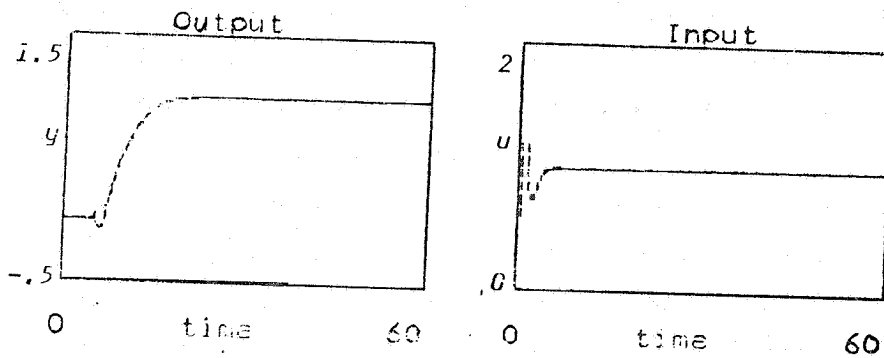
$$c = \frac{(2s+1)^2}{(0.5s+1)^2(\lambda s+1) - (0.5s-1)^2 e^{-5s}} \quad (42)$$

$$\bar{c} = \frac{k(2s+1)^2}{s(0.5s+1)^2} \quad (43)$$

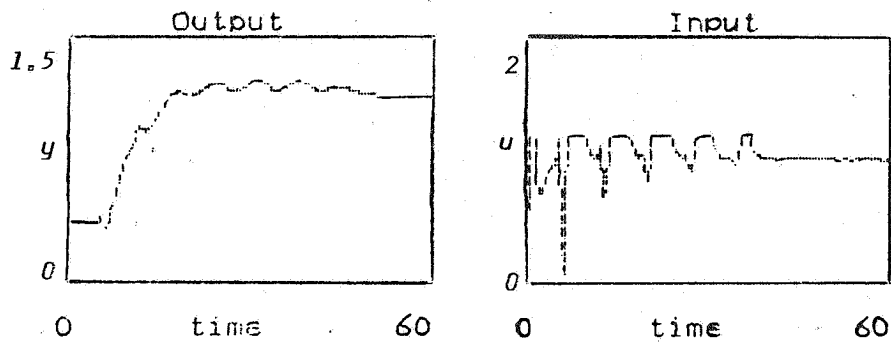
در این مورد D^{-1} ولذا امکان کاربرد آنتی واینده‌پیشنه‌ها‌ی کامپو موراری وجود ندارد. پاسخ سیستم برای حالتی که محدودیت روی ورودی نباشد به از $\lambda = 0.5$ برای IMC ، پس خور معادل آن و MBC در شکل ۱۸ نشان داده شده است. حال اگر u محدود باشد ($-1 \leq u \leq 1.2$) پاسخ IMC ، کنترل کننده c و \bar{c} در شکل‌های ۱۹، ۲۰ و ۲۱ نشان داده شده است. ملاحظه می شود که پاسخ کنترل کننده \bar{c} سریعتر از کنترل کننده c است. حال اگر برای کنترل کننده \bar{c} عمل انتگرال گیری در صورت اشباع شدن متوقف گردد، پاسخ بصورت نشان داده شده در شکل ۲۲ خواهد بود. چنانکه از شکل پیداست این پاسخ از سایر پاسخ‌ها سریع تر است. اعمال این نوع آنتی واینده‌پیشنه‌ها برای کنترل کننده c به علت مجزا نبودن انتگرال گیر آن عملی نیست. در مثال ذکر شده کنترل کننده \bar{c} غیر از قسمت انتگرال گیر دارای دینامیک درجه دوم در صورت و مخرج است ولی با مشاهده می شود که صرف متوقف کردن عمل انتگرال گیری بهبود قابل توجهی در پاسخ ایجاد می کند.



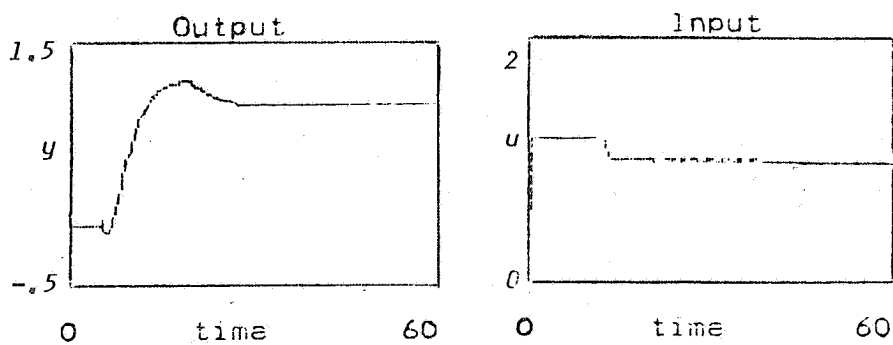
شکل ۱۸- پاسخ نسبت به تغییر پله‌ای واحد در y_r برای کنترل کننده‌های IMC ، مدار پس‌خور معادل IMC و MBC ، بدون محدودیت در ورودی (مثال ۲)



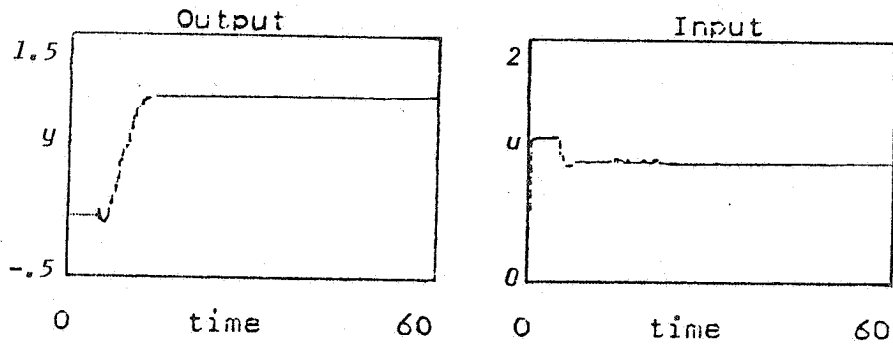
شکل ۱۹- پاسخ نسبت به تغییر پله‌ای واحد در y_r با کنترل کننده IMC با وجود محدودیت در ورودی (مثال ۲)



شکل ۲۰- پاسخ نسبت به تغییر پله‌ای در y_r با کنترل کننده پس خور معادل IMC با وجود محدودیت در ورودی بدون آنتی واینده آپ (مثال ۲)



شکل ۲۱- پاسخ نسبت به تغییر پله‌ای در y_r با کنترل کننده MBC با وجود محدودیت در ورودی (مثال ۲)



شکل ۲۲- پاسخ نسبت به تغییر پله‌ای در y_r با کنترل کننده MBC با وجود محدودیت در ورودی و با قطع انتگرال گیری هنگام اشباع شدن ورودی (مثال ۲)

نتیجه‌گیری

در این مقاله یک کنترل‌کننده پس‌خور برای سیستم‌های تک ورودی-تک خروجی با تاخیر انتقالی پیشنهاد شده که در صورت محدود بودن ورودی سیستم بهتر از کنترل‌کننده پس‌خور استاندارد دست‌آمده از *IMC* عمل می‌کند. علت این امر حفظ مقدار پیش‌بینی شده خروجی سیستم با وجود محدودیت روی ورودی است. به‌هریک از کنترل‌کننده‌های فوق‌آنتی و ایندآپ پیشنهادی کا می‌ووموراری اعمال شود هر دو کنترل‌کننده عملکرد معادل دارند. در مواردی که اعمال آنتی و ایندآپ پیشنهادی بدون تغییری کنترل‌کننده امکان پذیر نیست می‌توان یک آنتی و ایندآپ ساده بصورت متوقف کردن انتگرال گیر به کنترل‌کننده پیشنهادی اعمال کرد که نتایج شبیه‌سازی بهبود پاسخ را تایید می‌کند. تعمیم کنترل‌کننده پیشنهادی به سیستم‌های چند ورودی - چند خروجی موضوع مقاله بعدی است.

مراجع

1. Garcia, C.E., and Morari, M., "Internal Model Control. I: A Unifying Review and Some New Results", *I&EC Process Des. Dev.*, Vol. 21; 308, 1982.
2. Morari, M. and Zafiriou, E.Z., Robust Process Control, Prentice-Hall, Englewood Cliffs, New Jersey, 1989.
3. Smith, O.J.M., "Closer Control of Loops with Dead Time", *Chem. Eng. Prog.*, Vol. 53 : 217, 1957.
4. Campo, P.J., and Morari, M., "Robust Control of Processes Subject to Saturation Nonlinearities", *Computers Chem Eng*, Vol. 14 : 343, 1990.
5. Jerome, N.F., and Ray, W.H., "High Performance Multivariable Control Strategies for Systems Having Time Delays", *AIChE*, Vol. 32 : 914, 1986.